

目录	声明：禁止使用商业用途，侵权联系删除。							
高速设计技术	G101000	<p style="text-align: center; font-size: 24px; font-weight: bold;">不积跬步，无以至千里； 不积小流，无以成江海。</p>						
SI	G102000							
PI	G103000							
案例	G104000							
协议接口及PCB	G105000							
EMC及工艺	G106000							
软件及仿真	G107000	公众号：路飞的电子设计宝藏						
其他	G110000	此文档的资料汇总、收集于高速数字系统设计交流群群友分享，仅仅作个人知识学习用途。书籍若有帮助，请购买原版，谢谢。						
	8	8	15	5	5	28	5	8
书籍编码	书籍名称	短描述	企业行业	推荐理由	书籍目录内容/简洁介绍	评价	百度链接	
G101001	High Speed Serdes Devices and Applications	High Speed Serdes Devices and Applications David R. Stauffer_英文_ISBN 978-0-387-79833-2_494页			Chapter 1: Serdes Concepts Chapter 2: HSS Features and Functions Chapter 3: HSS Architecture and Design Chapter 4: Protocol Logic and Specifications Chapter 5: Overview of Protocol Standards Chapter 6: Reference Clocks Chapter 7: Test and Diagnostics Chapter 8: Signal Integrity Chapter 9: Power Analysis Chapter 10: Chip Integration		链接： https://pan.baidu.com/s/12g5ZFksI0vs0oNoVc4zpAQ 提取码：6666	
G101002	高速数字设计	高速数字设计_约翰逊/格雷厄姆_中文_346页			第1章 基本原理 第2章 逻辑门的高速特性 第3章 测量方法 第4章 传输线 第5章 地平面和层堆积 第6章 传输线匹配 第7章 过孔 第8章 电源系统 第9章 连接器 第10章 带状电缆 第11章 时钟分发 第12章 时钟振荡器		链接： https://pan.baidu.com/s/1n58EukviUpkvR7XvtByXSA 提取码：6666	
G101003	高速数字设计	高速数字设计_约翰逊_中文_374页_模糊			第1章 基础知识 第2章 逻辑门电路的高速特性 第3章 测量技术 第4章 传输线 第5章 地平面和叠层 第6章 端接 第7章 通孔 第8章 电源系统 第9章 连接器 第10章 扁平电缆 第11章 时钟分配 第12章 时钟振荡器		链接： https://pan.baidu.com/s/1NEwwdmd-TrrjX4wmSvTYLA 提取码：6666	
G101004	高速设计技术	高速设计技术_ADI大学计划_中文_291页	ADI		第1章 高速运算放大器 第2章 高速运算放大器的应用 第3章 射频/中频(RF/IF)子系统 第4章 高速采样与高速ADC 第5章 高速ADC应用 第6章 高速DAC与DDS系统 第7章 高速硬件设计技术		链接： https://pan.baidu.com/s/1MhYXA7W235mHGUcubdht0Q 提取码：6666	
G101005	High-Speed Serial I/O Made Simple	High-Speed Serial I/O Made Simple_A Designer's Guide with FPGA Applications_Abhijit Athavale/Carl Christensen_英文_210页	ADI		Introduction Why Do We Need Gigabit Serial I/O? Technology Designing with Gigabit Serial I/O Xilinx—Your Design Partner Sample SERDES Data — RocketIO X Transceiver Overview 8b/10b Tables A Comparison of Two Different FPGA-to-FPGA Data Links		链接： https://pan.baidu.com/s/1-te1NS-GwKAjLsACc1qF8w 提取码：6666	
G101006	轻松实现高速串行I/O	轻松实现高速串行I/O_FPGA应用设计者指南_Abhijit Athavale/Carl Christensen_中文_204页	Xilinx		第一章 数字I/O信号处理方法概要 第二章 千兆位串行I/O的设计优势 第三章 实现千兆位串行I/O的相关技术 第四章 千兆位串行I/O设计 第五章 Xilinx—您的设计合作伙伴 附录A SERDES示例——RocketIO X收发器概述 附录B 8b/10b列表 附录C 两种不同的FPGA-to-FPGA数据链路的比较 附件D 术语表		链接： https://pan.baidu.com/s/1SdJtDbPb8eKx2F1YlVvElw 提取码：6666	
G101007	Transceiver Link Design Guidelines for High-Gbps Data Rate Transmission	Transceiver Link Design Guidelines for High-Gbps Data Rate Transmission_ALTERA_英文_29页	ALTERA		PCB Material Selection Stackup Design Channel Design Summary Document Revision History		https://pan.baidu.com/s/16VAVrWWH1P12OX3nf430Q 提取码：6666	

G101008	Jitter, Noise, and Signal Integrity at High-Speed	Jitter, Noise, and Signal Integrity at High-Speed_Li, Mike Peng_英文_372页			Chapter 1. Introduction Chapter 2. Statistical Signal and Linear Theory for Jitter, Noise, and Signal Integrity Chapter 3. Source, Mechanism, and Math Model for Jitter and Noise Chapter 4. Jitter, Noise, BER (JNB), and Interrelationships Chapter 5. Jitter and Noise Separation and Analysis in the Statistical Domain Chapter 6. Jitter and Noise Separation and Analysis in the Time and Frequency Domains Chapter 7. Clock Jitter Chapter 8. PLL Jitter and Transfer Function Analysis Chapter 9. Jitter and Signal Integrity Mechanisms for High-Speed Links Chapter 10. Modeling and Analysis for Jitter and Signaling Integrity for High-Speed Links Chapter 11. Testing and Analysis for Jitter and Signaling Integrity for High-Speed Links Chapter 12. Book Summary and Future Challenges		链接: https://pan.baidu.com/s/111kMo-YVzXz1YvwiL-zycQ 提取码: 6666
G101009	Effect of the Maximum Frequency and Frequency Resolution of S Parameters on Channel Simulation	Effect of the Maximum Frequency and Frequency Resolution of S Parameters on Channel Simulation SamehElnaggar, PhD (Semtech)_英文_PPT	作者网站 http://samehelnaggar.ca/		Typical Communications System Challenges due to ever increasing data rates Linear Time Invariant Systems in general Limitations on Frequency domain data. Effects and Remedies Conclusion		链接: https://pan.baidu.com/s/17yzKJZ79CVVW5kZE6y80A 提取码: 6666
G101010	高速电路设计实践	高速电路设计实践_王剑宇, 苏颖编著_北京: 电子工业出版社_2010.2_中文_291页	如果你是第一次接触高速电路, 超级强烈推荐这本书, 因为, 你是可以真正的看懂它, 没有那么多公式, 而是从实际案例出发, 通俗易懂, 这本书更贴近电子设计, 适合新手上手, 非SIP设计		第 1 章 概述 第 2 章 高速电路中的电阻、电容、电感和磁珠的选型及应用 第 3 章 高速电路中的逻辑器件选型及高速逻辑电平应用 第 4 章 高速电路中的电源设计 第 5 章 高速电路中的时序设计 第 6 章 高速电路中的复位、时钟设计 第 7 章 高速电路中的存储器应用与设计 第 8 章 高速电路中的 PCB 及其完整性设计		链接: https://pan.baidu.com/s/15IJRiflgesJMjf64bjrVVA 提取码: 6666
G101011	Intel设计指导文档	Intel设计指导文档_Intel_July 2012_1047页	Intel Confidential		2 Signal Description 3 PCH Pin States 4 PCH and System Clocks 5 Functional Description 6 Ballout Definition 7 Package Information 8 Electrical Characteristics 9 Register and Memory Mapping 10 Chipset Configuration Registers 11 PCI-to-PCI Bridge Registers (D30:F0) 12 Gigabit LAN Configuration Registers 13 LPC Interface Bridge Registers (D31:F0) 14 SATA Controller Registers (D31:F2) 15 SATA Controller Registers (D31:F5) 16 EHCI Controller Registers (D29:F0, D26:F0) 17 xHCI Controller Registers (D20:F0) 18 Integrated Intel® High Definition Audio Controller Registers 19 SMBus Controller Registers (D31:F3) 20 PCI Express* Configuration Registers 21 High Precision Event Timer Registers 22 Serial Peripheral Interface (SPI) 23 Thermal Sensor Registers (D31:F6) 24 Intel® Management Engine Subsystem Registers (D22:F[3:0])		链接: https://pan.baidu.com/s/1mSU16AgNqmlTRHyhd-xtsA 提取码: 6666
G101012	高速数字电路设计教材	高速数字电路设计教材_华为_351页	华为		第一章-基本原理 第二章-逻辑门的高速特性 第三章-测量方法 第四章-传输线 第五章-地平面和层堆积 第六章-匹配 第七章-过孔 第八章-电源系统 第九章-连接器 第十章-带状电缆 第十一章-时钟分发 第十二章-晶体振荡器		链接: https://pan.baidu.com/s/1jAT_JovYeKYS5kgHq9aw 提取码: 6666