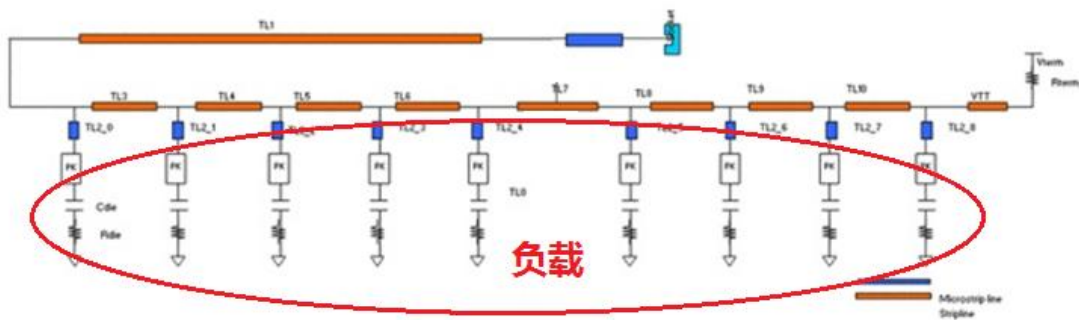


## 【高速先生原创|DDR3 系列】DDR3 系列之容性负载补偿

作者：周伟 一博科技高速先生团队成员

容性负载？是负载呈容性，还是带容性的负载？呵呵，这不一个意思嘛，中国的语言，难怪老外觉得很难搞懂，自己人都被绕晕了。负载怎么会呈容性呢？这个主要是在多负载的情况下，如下图一所示，由于分支和负载较多，不可避免的会增加过孔来连通信号，普通过孔是呈容性的，其次还有芯片封装上的寄生电容（约 0.33~0.44pF），另外还有 Die 上的寄生电容（约 0.77~2.12pF），所有的这些电容会降低信号线的有效特征阻抗（请看高速先生前期的文章）。



图一

过孔为什么会呈现容性？这和其本身的结构及尺寸有关，请看下面的近似计算。

以 8mil 孔径，18mil pad，27mil 反焊盘，1.6mm 通孔为例计算过孔的参数。

- 过孔寄生电容：

$$C = \frac{1.41\epsilon_r h D_1}{D_2 - D_1} = \frac{1.41 \times 4 \times 0.064 \times 0.018}{0.027 - 0.018} = 0.72192 \text{ pF}$$

- 过孔寄生电感：

$$L = 5.08h \left[ \ln \left( \frac{4h}{d} \right) + 1 \right] = 5.08 \times 0.064 \times \left[ \ln \left( \frac{4 \times 0.064}{0.008} \right) + 1 \right] = 1.4519 \text{ nH}$$

- 那么过孔的近似特征阻抗为：

### 如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习



$$Z_0 = \sqrt{\frac{L}{C}} = \sqrt{\frac{1.4519 \text{ nH}}{0.72192 \text{ pF}}} = 44.85 \text{ Ohm}$$

此公式是将过孔等效为传输线的模型来计算的，如果常规我们单端信号是 50 欧姆的特征阻抗，过孔的阻抗如上计算约为 45 欧姆，拉低了整体的特征阻抗，所以说呈现容性效应。

同样，如果再考虑封装电容及 Die 电容的容性，那么整个负载的有效阻抗就会更低于 PCB 的设计阻抗，这样就会导致整体的阻抗不连续。

通常我们有两种方法来进行容性负载的补偿（相对于单端 50 欧姆的目标阻抗来说），其一是减小主干线路（变粗）的阻抗，其二是加大分支处（变细）的线路阻抗，使得整体的负载阻抗维持在 50 欧姆左右。

好了，口说无凭，让我们来联系下实际吧。

还是拿芯片行业的龙头老大来举例，如果大家经常看 Intel 的设计指导，就会看到他们关于 DDR3 的主干线路阻抗（40 欧姆左右）控制都比 50 欧姆小，而且通常这样的设计负载又很多（DIMM 条就更不用说了），这个不正是降低主干线路阻抗的一种印证嘛！请看如下表所示。

DQ/ECC Characteristic Trace Impedance ( $Z_0$ )	40Ω ± 15% (Microstrip) 38Ω ± 10% (Stripline)
DQS Single Ended Characteristic Trace Impedance ( $Z_0$ ) <sup>2</sup>	40Ω ± 15% (Microstrip) 38Ω ± 10% (Stripline)
Characteristic Trace Impedance ( $Z_0$ )	40Ω ± 15% (Microstrip) 38Ω ± 10% (Stripline)

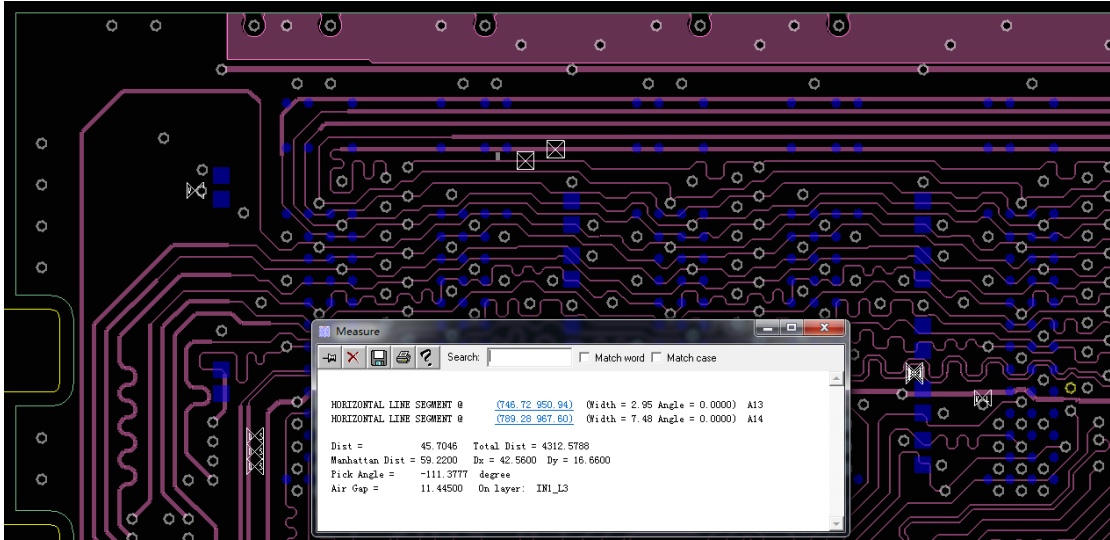
出自 Intel Romley PDG。

第二种处理方式就是内存条的设计了，如下图二为内存条的设计图。

#### 如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习

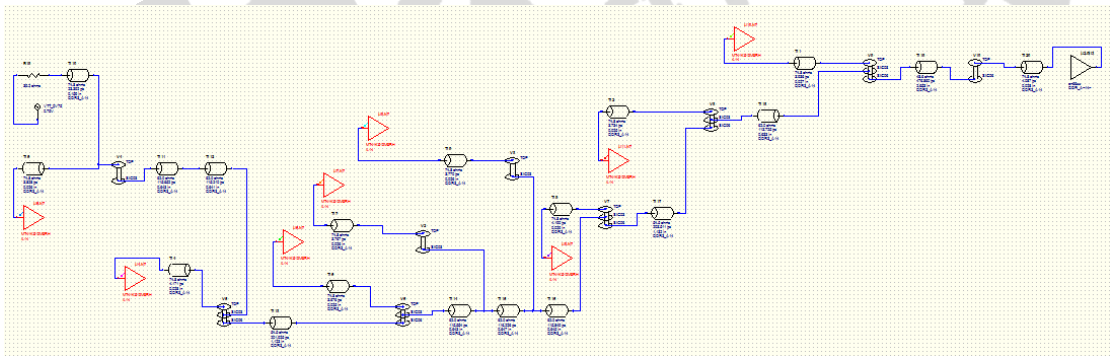




图二 内存条设计

从上图可以看到，地址信号的主干线路宽为 7.5mil，而到了颗粒端就变成了 3mil，除了布线密度上面的考虑外，主要还是为了补偿容性负载。

同时，高速先生也做了仿真来验证容性负载补偿是否真的有效，拓扑结构如下图三所示。



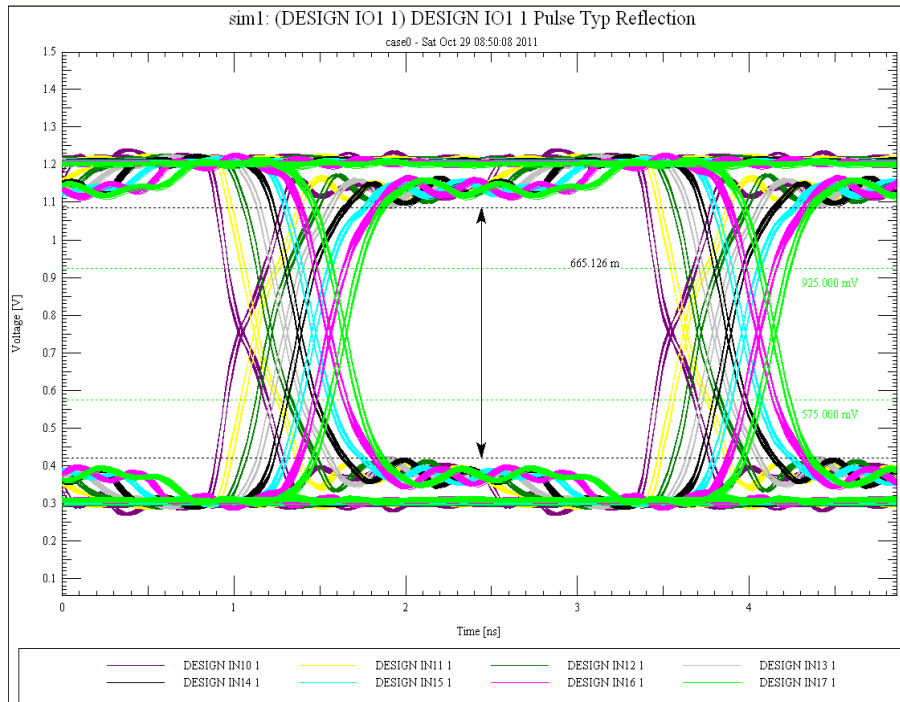
图三 仿真拓扑结构

在正常控制 PCB 板上阻抗为 50 欧姆的情况下（不做容性负载补偿），仿真波形如下图所示。

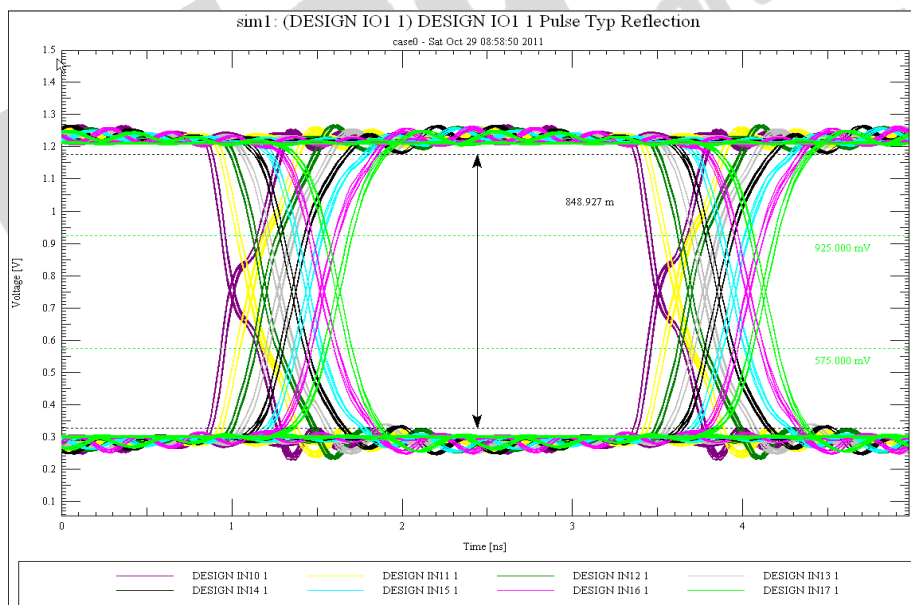
如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习





将主干线路的阻抗控制为 42 欧姆（有容性负载补偿），仿真波形如下图所示。



为了方便比较所以采用眼图的方法，可知做了补偿的眼图有更大的眼高，两者相差 180mV 左右，相当于提升了 12% 的系统裕量。

此文只是高速先生对于容性负载补偿的一些理解，不代表权威观点，也请大家发表下自己的看法。

#### 如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习



## 问题来了

既然负载一般呈容性，是不是所有设计都要考虑容性负载补偿？为什么？

高速先生欢迎您和我们一起进行交流，关注微信名（高速先生），直接将答案通过会话回复，参与互动答题即有机会获得奖品，回复关键词“奖品”查看更多。

## 【关于一博】

一博科技专注于高速 PCB 设计、PCB 制板、焊接加工、物料供应等服务。作为全球最大的高速 PCB 设计公司，我司在中国、美国、日本设立研发机构，全球研发工程师 500 余人。超大规模的高速 PCB 设计团队，引领技术前沿，贴近客户需求。

一博旗下 PCB 板厂成立于 2009 年，位于广东四会（广州北 50KM），采用来自日本、德国的一流加工设备，TPS 精益生产管理以及品质管控体系的引入，致力为广大客户提供高品质、高多层的制板服务。

一博旗下 PCBA 总厂位于深圳，并在上海设立分厂，现有 12 条 SMT 产线，配备全新进口富士 XPF、NXT3、全自动锡膏印刷机、十温区回流炉等高端设备，并配有波峰焊、AOI、XRAY、BGA 返修台等配套设备，专注研发打样、中小批量的 SMT 贴片、组装等服务。

## 【关于高速先生】

高速先生由深圳市一博科技有限公司 R&D 技术研究部创办，用浅显易懂的方式讲述高速设计，成立至今保持每周发布两篇原创技术文章，已和大家分享了百余篇呕心沥血之作，深受业内专业人士欢迎，是中国高速电路第一自媒体品牌。

## 如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习





扫一扫，即可关注

Edadoc  
Your best partner  
— 博 科 技

如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习

