

【高速先生原创|高速串行系列】既等长，为何不等时

作者：王锐 一博科技高速先生团队成员

“时序”话题继续殴，说好的围殴一个话题，要殴就殴他个精神抖擞，殴他个四脚朝天，殴到大家爽为止……



相信大家还有印象，在文章《PCB 设计的十大误区 - 绕不完的等长 4》末尾，提出的问题是：有哪些因素会导致实现了等长设计，却没有等时？高速先生把大家的观点综合之后给出了评论，其中影响较大的因素有同组不同层、过密的蛇形绕线、跨分割、玻纤效应、封装长度等。

对很多有刨根问底精神的网友来说，读到这里大概就会产生这样一个疑问：高速先生，那这些因素对信号传输延时到底有多大的影响呢？求明示…

如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习





针对此问题，高速先生模拟了下列五种情况来进行对比，五种情况分别是：



1. Reference (6inch 50ohm 的微带线)

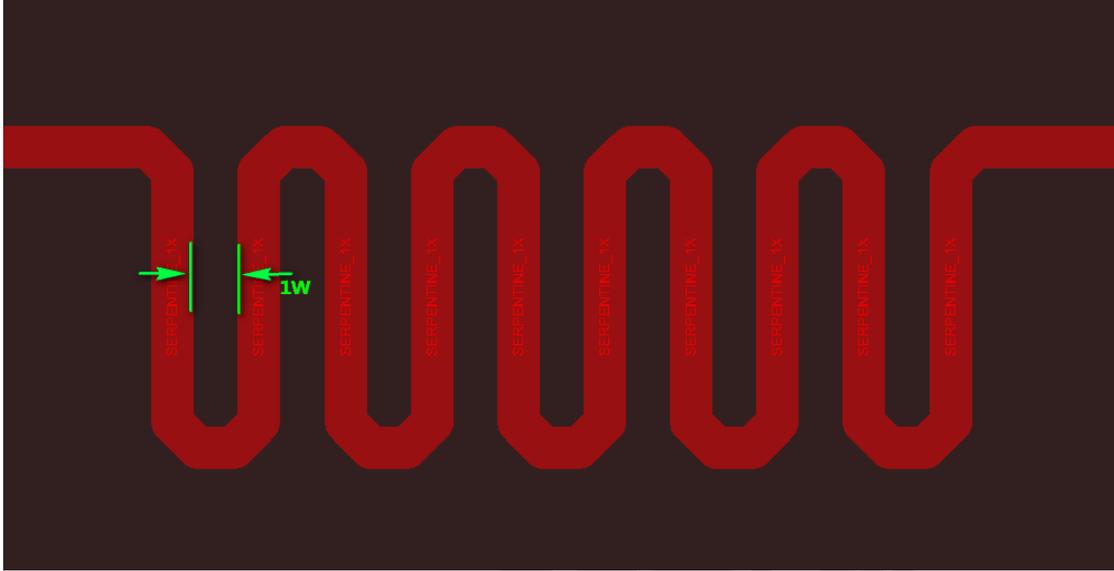
如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习

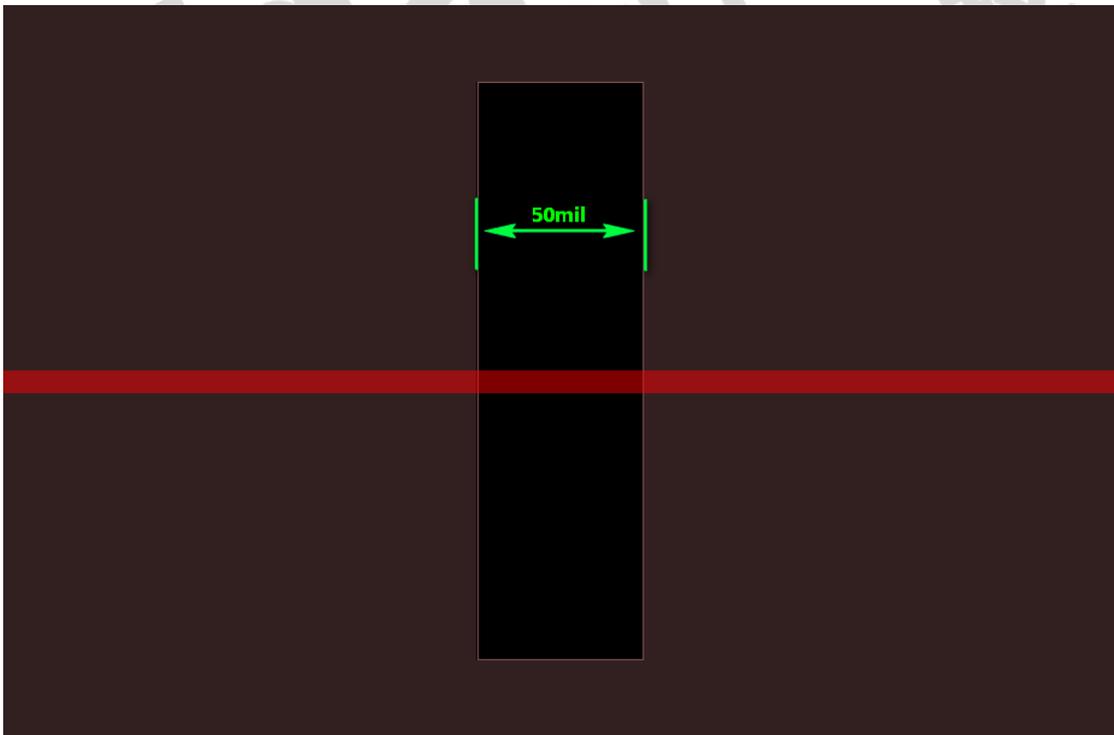


2. Via (6inch 50ohm 的微带线，中间有一个表层到底层的换层孔，过孔长 1mm)

3. Serpentine_1x (6inch 50ohm 的微带线，其中有 500mil 蛇形线，蛇形线间距为 1 倍线宽)



4. Moat (6inch 50ohm 的微带线，微带线横跨一个 50mil 的分割线)

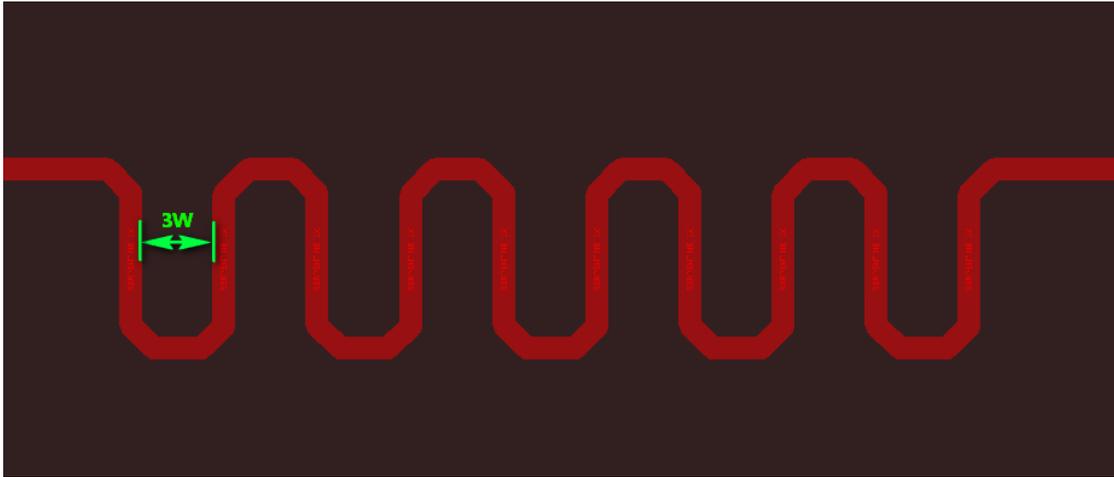


5. Serpentine_3x (6inch 50ohm 的微带线，其中有 500mil 蛇形线，蛇形线间距为 3 倍线宽)

如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习





直接看仿真结果：

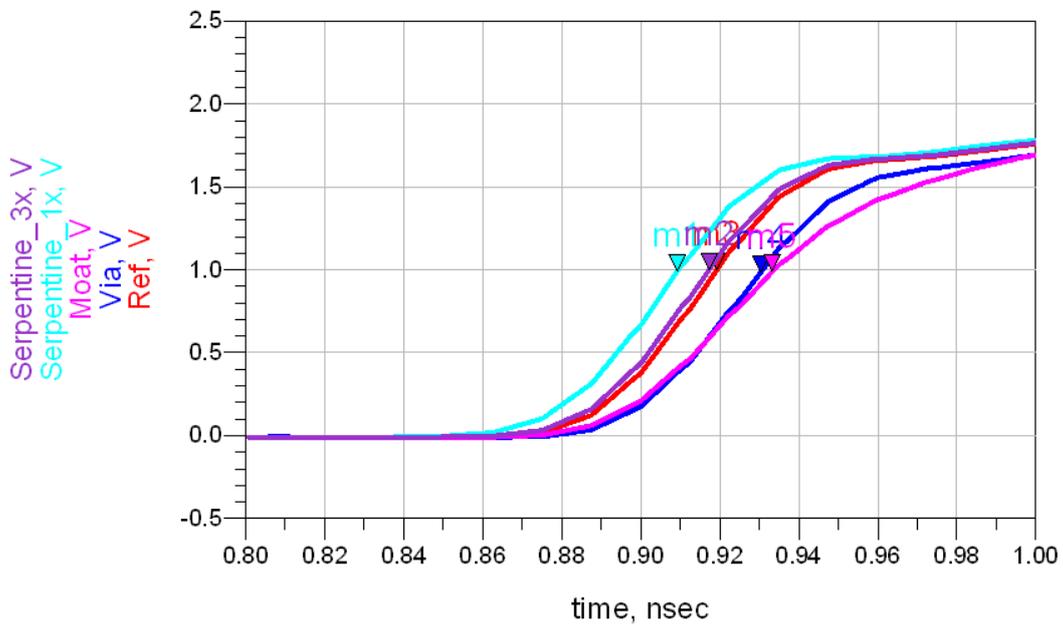
m1
time=909.3psec
Serpentine_1x=0.996

m2
time=917.3psec
Serpentine_3x=1.000

m3
time=919.3psec
Ref=1.002

m4
time=930.3psec
Via=0.983

m5
time=933.3psec
Moat=0.989



Via 与 Reference 的时延差： $m4 - m3 = 11\text{ps}$

Serpentine_1x 与 Reference 的时延差： $m1 - m3 = -10\text{ps}$

Moat 与 Reference 的时延差： $m5 - m3 = 14\text{ps}$

如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习



Serpentine_3x 与 Reference 的时延差： $m2-m3=-2ps$

当我们还在为 5mil, 10mil 的长度差异而苦苦绕等长时，10ps、20ps 的时延差异难道还不能引起我们的足够重视吗？！

问题来了

那么问题来了，信号跨分割会给信号带来什么影响？为什么？

高速先生欢迎您和我们一起进行交流，关注微信名（高速先生），直接将答案通过会话回复，参与互动答题即有机会获得奖品，回复关键词“奖品”查看更多。

上期文章，高速先生模拟了五种情况做对比，同时也给出了时延差值。下面我们来看看，为什么会出现此类时延差异？

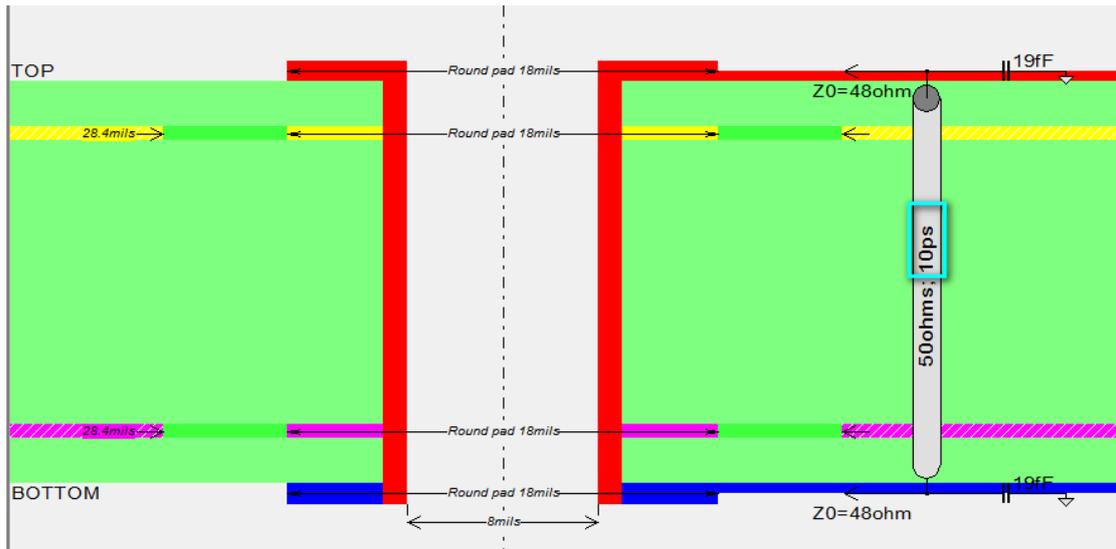


Case1: 过孔带来的时延差值为 11ps，这个就很好理解了，过孔有一定的物理长度，该过孔长 1mm，过孔本身还具有寄生电容和寄生电感，所以实际带给信号的传输线延会比普通传输线要大，本例中是 11ps，而且这个延时跟频率有一定关系。使用软件单独提取该过孔的模型，如下图，过孔的延时为 10ps，与仿真得到的 11ps 差不多。

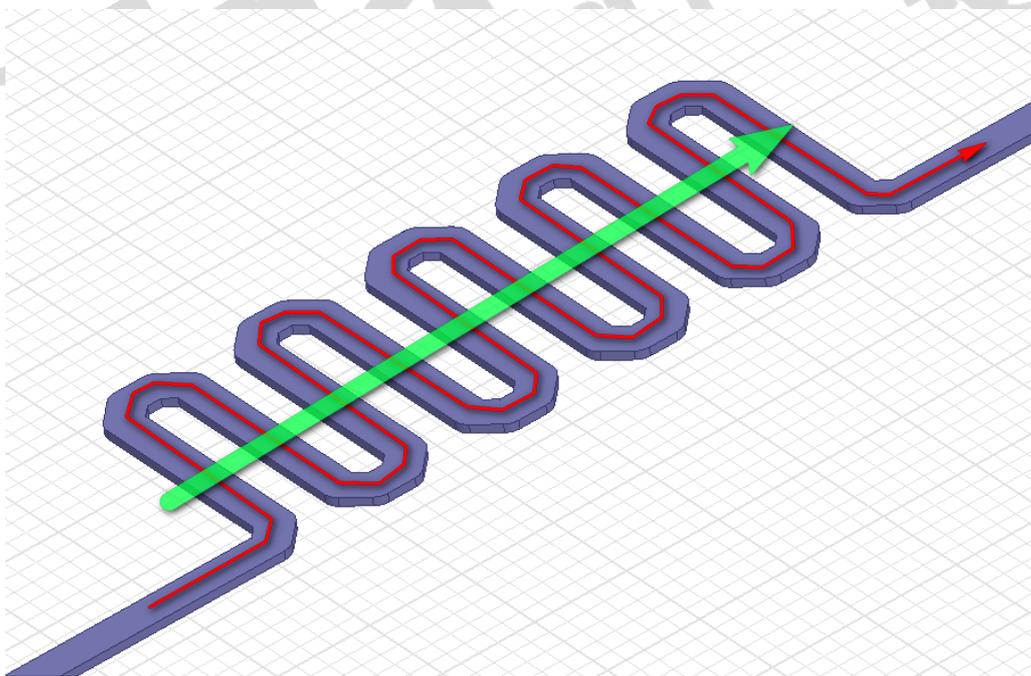
如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习





Case2: 1 倍线宽的蛇形绕线带来的延时差异是-10ps，比参考线快了 10ps，造成延时差异的主要原因是信号的自耦合现象。在绕蛇形线的时候，期望的信号传输路径是沿着下图红色箭头传输，可是由于蛇形线之间的距离太近，导致信号实际传输路径是下图绿色箭头所指示的那样(当然，实际上信号也不会以绿色箭头那样传输，在这里这么标注只为了大家更形象的理解记忆，后期会有详细解释)。所以就导致了信号提前到达接收端。



如果把蛇形线之间的间距拉开，比如从 1 倍线宽拉到 3 倍线宽，信号的延时差异立刻缩小到-2ps，差异就没有那么大了。所以在使用蛇形线匹配长度时，要注意蛇形线之间的间距一定要拉开，拉开多远可参考下图

如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习

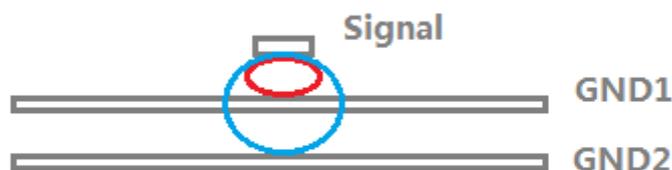


Spacing : $\geq 5 \times h$ for strip-line, $\geq 7 \times h$ for micro-strip-line



Serpentine Self-Spacing :
 $\geq 5 \times h$ for strip-line
 $\geq 7 \times h$ for micro-strip-line

Case3: 当参考线跨过 50mil 的分割线时，带来的延时为 14ps。在 PCB 设计中，同一层的平面常常会因为不同的用途而分割开来，由此就会导致很多分割线。众所周知，传输线由信号路径和返回路径组成，信号的返回路径通常在距离信号路径最近的参考层上，且在信号路径正下方(如下图红色圆圈)。如果跨过分割线，信号的返回路径被切断，信号就要寻找其他的返回路径回流，因此信号的回路面积就增大(如下图蓝色圆圈)，传输线延时就会增大。



问题来了

有哪些办法可以增大过孔的电感效应或者减小电容效应，从而达到增大过孔阻抗的作用？

高速先生欢迎您和我们一起进行交流，关注微信名（高速先生），直接将答案通过会话回复，参与互动答题即有机会获得奖品，回复关键词“奖品”查看更多。

如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习



【关于一博】

一博科技专注于高速 PCB 设计、PCB 制板、焊接加工、物料供应等服务。作为全球最大的高速 PCB 设计公司，我司在中国、美国、日本设立研发机构，全球研发工程师 500 余人。超大规模的高速 PCB 设计团队，引领技术前沿，贴近客户需求。

一博旗下 PCB 板厂成立于 2009 年，位于广东四会（广州北 50KM），采用来自日本、德国的一流加工设备，TPS 精益生产管理以及品质管控体系的引入，致力为广大客户提供高品质、高多层的制板服务。

一博旗下 PCBA 总厂位于深圳，并在上海设立分厂，现有 12 条 SMT 产线，配备全新进口富士 XPF、NXT3、全自动锡膏印刷机、十温区回流炉等高端设备，并配有波峰焊、AOI、XRAY、BGA 返修台等配套设备，专注研发打样、中小批量的 SMT 贴片、组装等服务。

【关于高速先生】

高速先生由深圳市一博科技有限公司 R&D 技术研究部创办，用浅显易懂的方式讲述高速设计，成立至今保持每周发布两篇原创技术文章，已和大家分享了百余篇呕心沥血之作，深受业内专业人士欢迎，是中国高速电路第一自媒体品牌。



扫一扫，即可关注

如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习

