

## 【高速先生原创|生产与高速系列】DESIGNCON 文章解读之 56G 还是非主流，居然和我提 112G？

作者：黄刚 一博科技高速先生团队队员

【关键词 keyword】112G 调制方式误码率连接

### 【摘要】

生活中用过 10K 的拨号上网，也拉过外面 1M 的野鸡 ADSL，到现在被某通信商客服狂打电话装 200M 的光纤。10K 的网络主要看文字，1M 的网络能看图片，到现在 200M 的网络我们能看高清视频，希望网速更快点吗？那你关注这篇文章就对了，我们的工作可以帮你做到！

### 【正文】

在我们的 SI 工作中做过 10M 以太网、10G 光模块、25G 背板，到现在进行 56G 的通信系统设计仿真。通信行业的 10G、25G、56G 这些数字的增长的确和我们生活中网速的增快大有关联。我们每家每户的上网数据都是由上层的核心路由器和交换机层层转发而来，那我们上网的速率（上行或下行）实际上很大程度上决定于交换机转发的速率，也就是交换机的信号速率。所谓的 25G 或者 56G 实际上就是指交换板（业务板）单通道的速率，也就是单对差分线可以传输 25Gbps 或 56Gbps。我们关于高速串行信号的仿真设计也就是针对它们开展，去研究如何保证该链路的信号质量。目前来说 25G 是主流的速率，56G 对大多数公司还是非主流（当然国内也有几家公司完成了量产）。我们面对 25G 曾经提出过一箩筐的 PCB 优化手段，在 25G 跨越到 56G 的时候这些措施很多都保存了下来，因此 25 和 56G 之间实际上还是有很多继承的东西。如果我们把眼光放得长远一点，来看看目前概念性的 112G，我们能看到很多不同的地方吗？专家们的创造力是无限的，通过这篇文章我们来看看业界对 112G 是怎么描绘的。

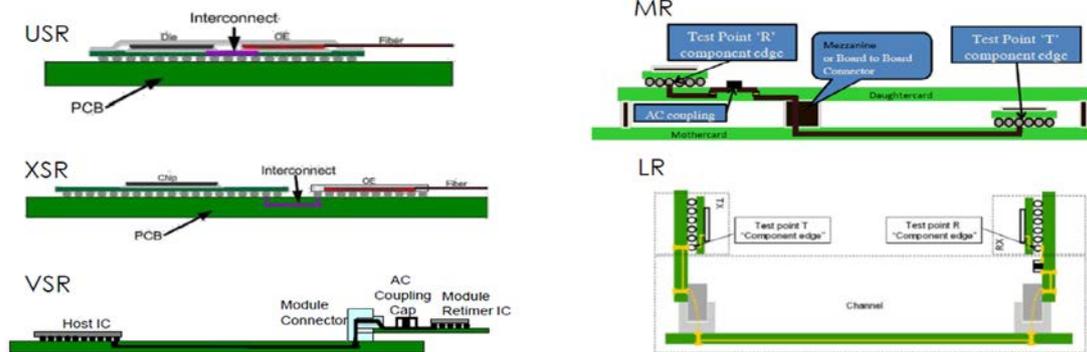
# Signaling Considerations for 112Gbps Long Reach Applications

### 如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习



首先解释下传统意义上怎么来分长通道和短通道的，在 56G 的协议里有这么一张图来定义：主要区别点在于连接器的数量，是否过背板和大概走线的长度。



但是这篇文章的观点是：不是取决于长度，而是损耗。本人对这个是赞同的。我们在很多场合也说过这样一个观点：站在芯片的角度，其实它并不知道走线有多长这个物理规则，它只能感应到有多少损耗在它那里。

**LR: How long is 'long reach'? LR is defined by channel loss, not length**

然后这篇文章描述了 112G 可能用到的电平编码方式，这个应该是本文的一个重要的 point 了。

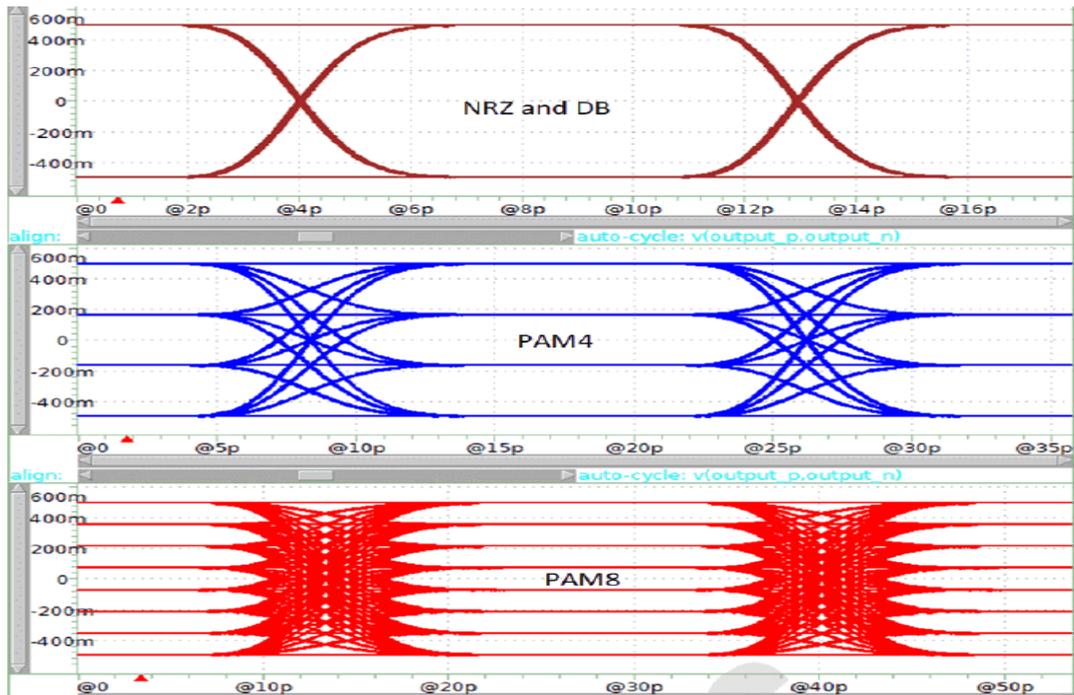
4 differential signaling types are considered: NRZ, Duobinary, PAM4 and PAM8

分别是我们一直在用的 NRZ（不归零码），56G 应用广泛的 PAM4（这里要注意，PAM4 并不是 56G 协议的独创，实际上在 28G 就已经有 28GPAM4 了），然后还有两种猜想就是 Duobinary，双二进制编码和 PAM4 的升级版 PAM8。它们的 TX 眼图是下面这样的。

### 如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习





这里大概说明下每一种速率的编码方式和基频。

NRZ 好说，就是每个 bit 不是传 1 就是传 0，一个周期 2 个 bit，基频为 56GHz；

双二进制编码，其实在发送端和 NRZ 一样，但是传输的时候会把 1 电平编码为“+1”和“-1”，然后在接收端再解码出来，因此一个周期不止传 2 个 bit 的信息，基频可以降低为 37GHz；

PAM4，实际上就是在发送端把 2 个 bit 编码为 4 种电平（2 的平方），因此 1 个周期可以比 NRZ 多传一倍的 bit 信息（4 个 bit），因此基频为  $112/4=28\text{GHz}$

PAM8，更厉害一点，在发送端把 3 个 bit 编码为 8 种电平（2 的 3 次方），因此 1 个周期可以传 6 个 bit，基频进一步降低为  $112/6=18.66\text{GHz}$ 。

#### 如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习



NRZ Signals use the greatest channel bandwidth

- Nyquist frequency of 56GHz
- Channel IL will be the highest by comparison

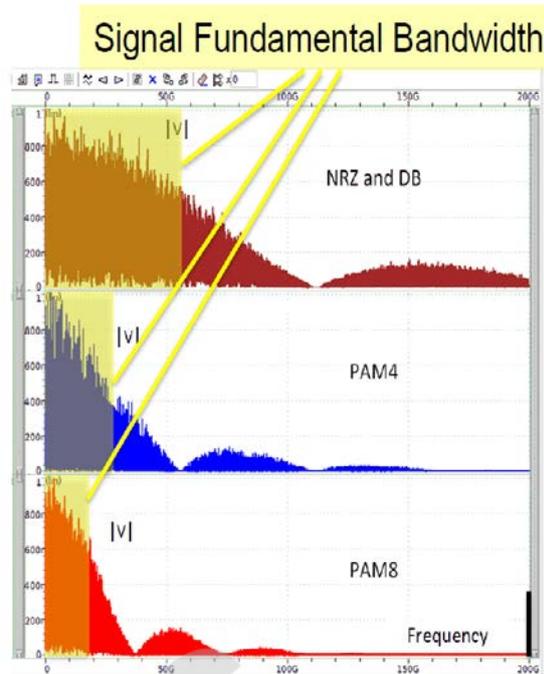
Duobinary TX uses the same TX bandwidth as NRZ, but the DB RX only needs to equalize up to about 37GHz

PAM4 TX Signals use the less channel bandwidth

- Nyquist frequency of 28GHz

PAM8 TX Signals use the least channel bandwidth

- Nyquist frequency of 18.66GHz



从能量分布来看也是如此，基频越低的 PAM8 能量更为集中，NRZ 能量就比较分散。

它们各自的眼高和眼宽都不相同：

NRZ 和 Duobinary（双二进制）是眼宽眼高最大，PAM4 次之，PAM8 最小。

The UI for NRZ and Duobinary is 8.9ps TX inner eye of NRZ and DB is 1V pk-pk

The UI for PAM4 is 17.8ps

TX inner eye of PAM4 is 0.333 V pk-pk

The UI for PAM8 is 26.7ps

TX inner eye of PAM8 is 0.143 V pk-pk

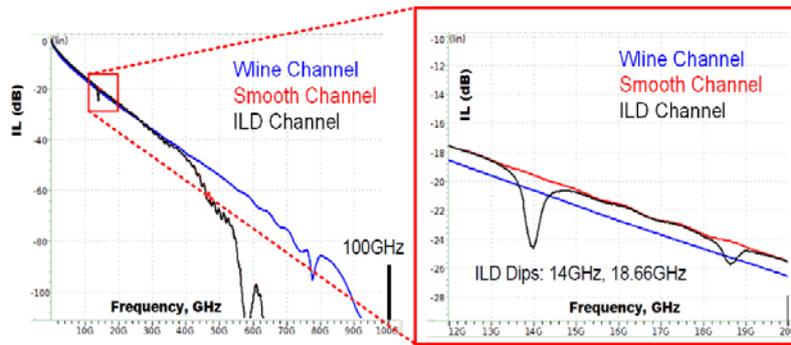
我们从 PCB 中提取的无源链路如下所示，

#### 如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习



Three different channels are used in the analysis, each includes the PCB trace and the TX/RX packages



LR Channel Name	SDD21 @ 18.66GHz	SDD21 @ 28GHz	SDD21 @ 37.33GHz	SDD21 @ 56GHz
Wline (no Vias)	25.3dB	34.3dB	42.4dB	60.3dB
Smooth (Vias)	24.2dB	34.5dB	43.4dB	80dB
ILD (Vias/PCB issues)	25.7dB	34.5dB	43.4dB	80dB

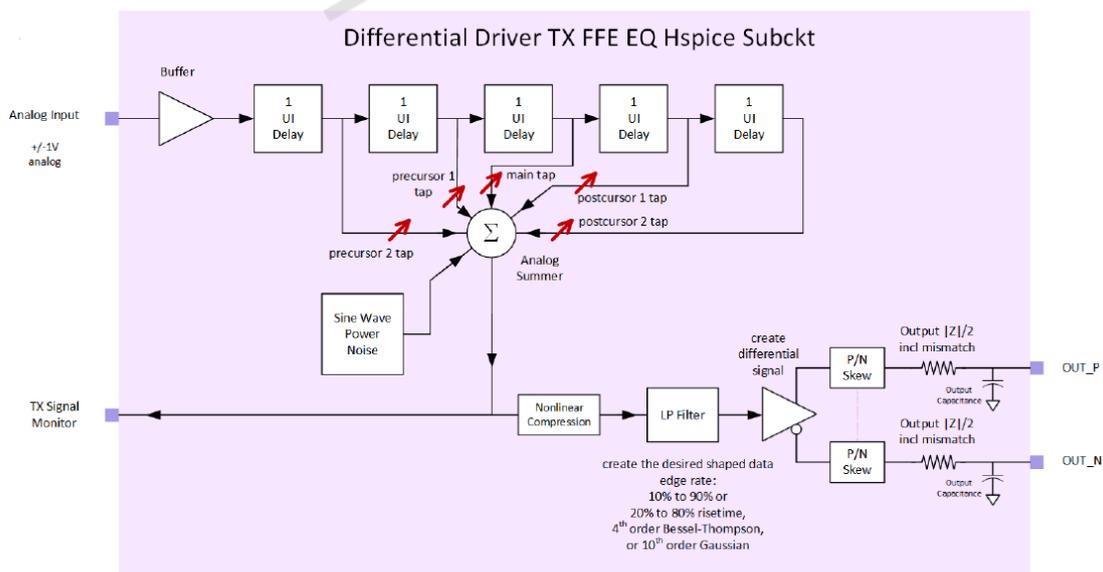
分别分析三种 case:

- 1, Wline: 单纯传输线模型，没有过孔，是理想的情况；
- 2, Smooth: 传输线加上过孔，但是过孔优化成很短的 stub；
- 3, ILD 传输线加过孔，考虑加工的误差，例如叠层的不均匀和过孔 stub 比较长。

可以看到这三种情况在几个特点的频点的损耗几乎是相同的，但是差别在于 Smooth 和 ILD 会有不同频点的谐振。

除了在电平方面的优化。降低基频外，另外在芯片的能力上也做了一些规划。

首先在发送芯片中，我们的 FFE 均衡需要使用 5 级的 tap 去做 pre 和 post 运算，多级的 tap 可以去修正脉冲响应相邻几个 bit 的拖尾，目的是补充高频的能量。

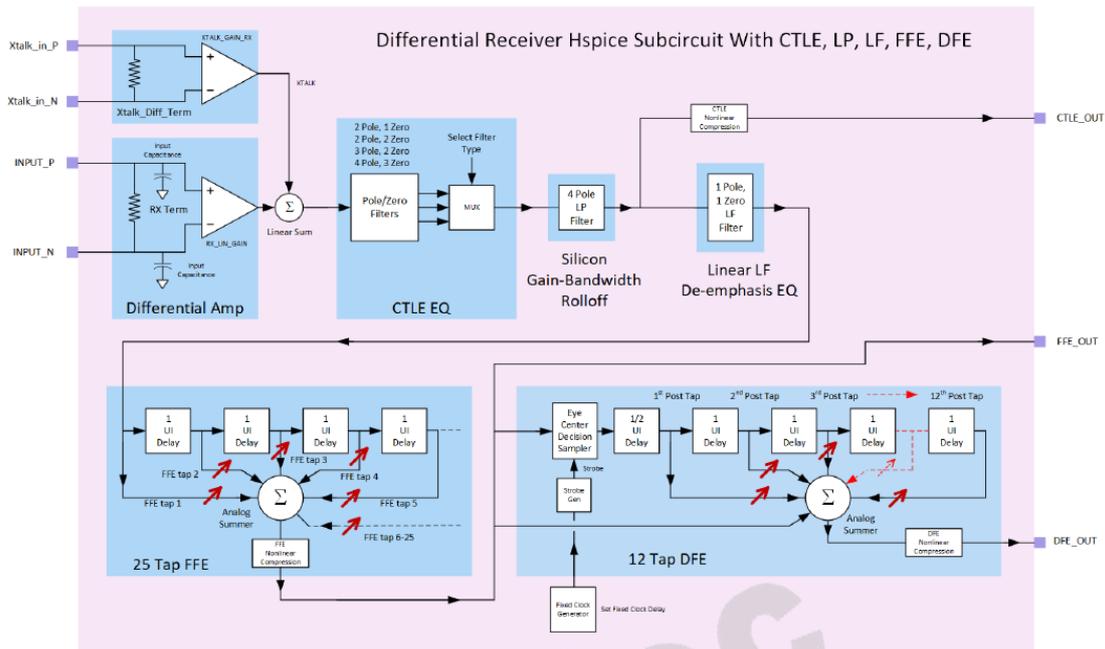


如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习



在接收端就更厉害了，CTLE、FFE 和 DFE 都做了大胆的规划。



先说 CTLE，还记得本人之前发过关于 CTLE 的文章吗？在 PCIE3.0 的协议上 CTLE 只有 2 个极点 poles。极点越多，就越能覆盖到高频段的均衡，因此这里做 7 个极点就可想而知了。

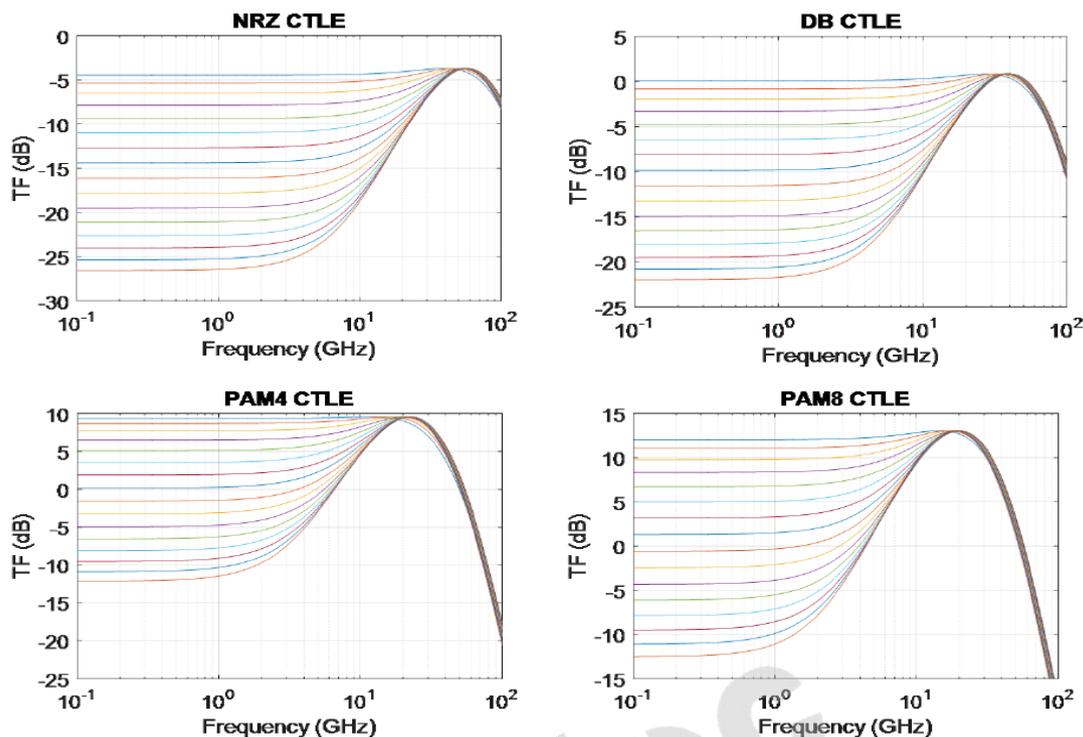
其中 CTLE 在不同的编码方式上有着不同的频域响应，如下所示：

基频越高的编码（例如 NRZ），需要均衡的频段越高，而且需要补偿的损耗也会越大。

### 如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习





然后 FFE，和发送端作用相同，更高的 25tap 保证了均衡的精度和增益，从时域或者频域的调整上具有非常多的选择参数。

DFE 也是如此，12tap 的 DFE 也是为了在 FFE 之后的补充。

说完编码和芯片的能力规划后，我们就开始具体的看看对上面几个无源链路的眼图结果。我们在眼图仿真中给两种模式，一种是不加入任何的 jitter 和串扰，另一种是加入 jitter 和噪声的情况。

## System Analysis Cases: TX-Channel-RX

System Analysis is outlined in the following pages with these 3 types:

### 1. Best Case

- No added jitter, noise, crosstalk in TX or RX
- Optimized RX EQ settings: CTLE, FFE, and DFE
- Focus is on the equalization and resulting eye openings

### 2. Stressed Case

- Added RX input noise from the channel
- Added RX CTLE output noise
- Added RX sampling uncertainty (CDR jitter)

NRZ 使用 PRBS15 码型，PAM4 和 PAM8 使用格雷码，6000 个 bit。

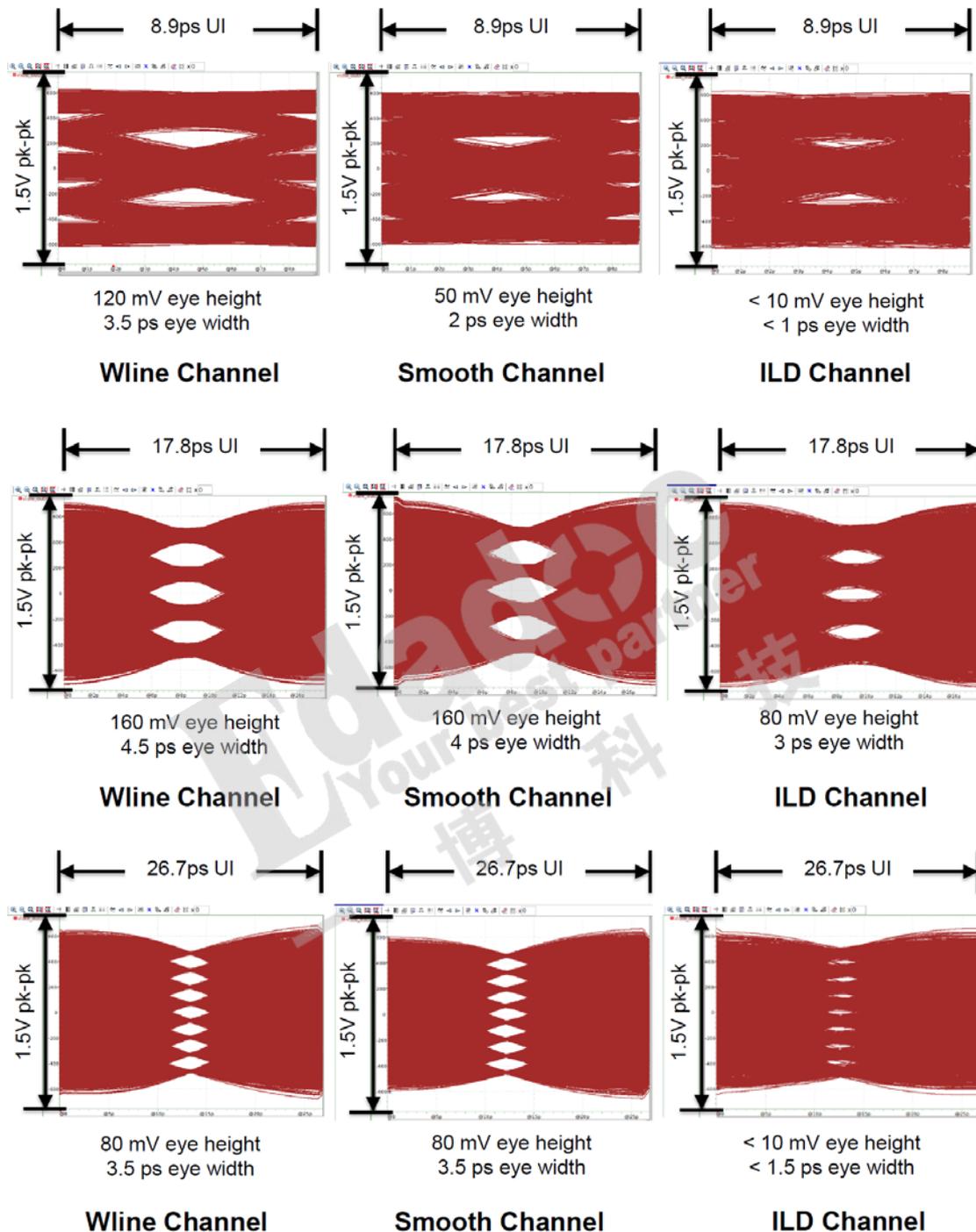
PRBS15 data, gray coded for PAM4 and PAM8 cases, 6000UI sent

如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习



针对上面三种不同情况的无源拓扑，不同编码方式在无 jitter 和串扰情况下的眼图结果如下所示，分别为双二进制编码、PAM4 和 PAM8。



总结的表格如下所示，可以看到反而不是基频最低的 PAM8 最理性，PAM4 的眼高和眼宽是最大的。双二进制编码的眼高和眼宽居中，PAM8 的眼高最小，眼宽比双二进制编码要好。

如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习



Signal Type	Channel	RX Eye Height	RX Eye Width
Duobinary	Wline	120 mV	3.5 ps
	Smooth	50 mV	2 ps
	ILD	< 10 mV	< 1 ps
PAM4	Wline	160 mV	4.5 ps
	Smooth	160 mV	4 ps
	ILD	80 mV	3 ps
PAM8	Wline	80 mV	3.5 ps
	Smooth	80 mV	3.5 ps
	ILD	< 10 mV	< 1.5 ps

那如果我们加入一些 jitter 和 noise 的情况下，我们来看几种编码对应几种无源链路的误码率情况如下，结果来看也是 PAM4 具有最低的误码率（另外我们可以看到，这比我们经常要求的-12 和-6 的误码率标准都需要降低才能满足 112G 要求）。

Stressed Case :

- 2mV Input noise
- 1mV CTLE noise
- +/- 0.03 UI sampling uncertainty
- PAM4 has the lowest overall Symbol Error Rate

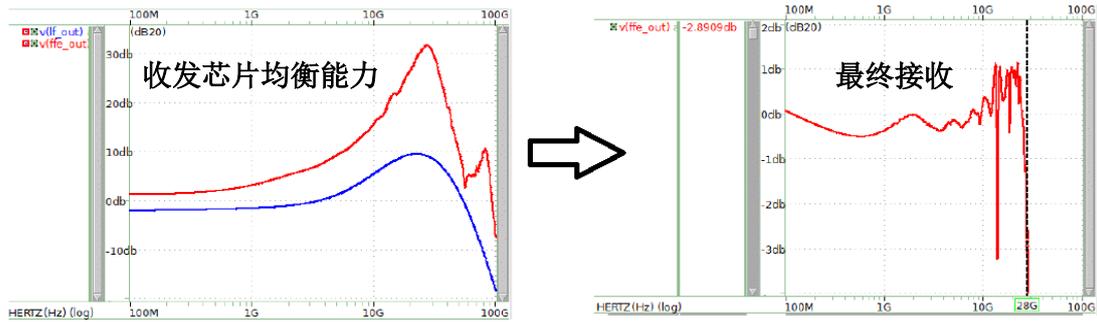
Signal Type	Channel	Symbol Error Rate
Duobinary	Wline	1.42E-3
	Smooth	3.49E-3
	ILD	4.60E-3
PAM4	Wline	3.46E-5
	Smooth	2.19E-5
	ILD	2.18E-4
PAM8	Wline	4.08E-4
	Smooth	5.01E-5
	ILD	2.76E-3

实际上我们很想知道到了那么高的频率后，实际上经过发送和接收均衡后芯片能够接收的损耗是多少？我们以 PAM4 为例。我们可以发现两点：一是芯片的均衡能力真的很强，二是实际上允许最终接收的损耗没有几个 dB 的裕量。

#### 如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习





ILD Channel  
CTLE Gain (blue)  
CTLE and FFE Gain (red)

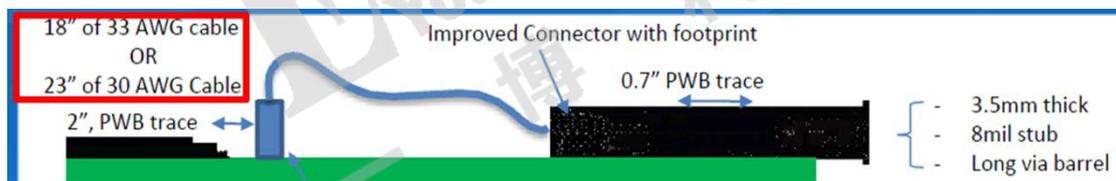
ILD Channel  
4dB pk-pk variation  
up to 28GHz

最后我们说了电平，说了 PCB 链路，也说了芯片能力，我们再说点实在的，我们要怎么去做系统连接呢？前面我们对 LR 的 PCB 链路也提到了，交换板+背板+业务板的形式，中间有 2 个连接器，这种方式估计对于 112G 的传输应该是不太可能实现的。

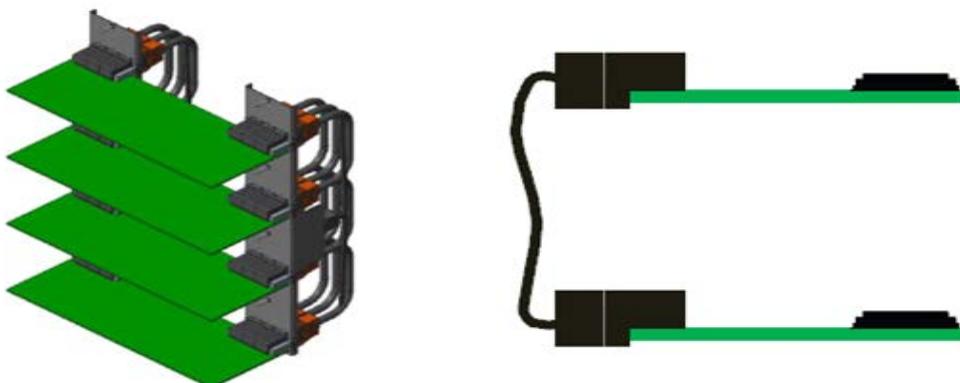
我们知道损耗和谐振是制约传输性能的两个主要原因，分别来自于 PCB 走线长度和过孔的 stub，如果能把这两个因素解决了，我们就能实现更高频率的传输。

时势造英雄，业界的专家的确有下面的一些方法来实现这个难点：

1，在板内用 cable 代替 PCB 走线，如下所示：



2，板间也使用 cable 相连，实现跨板的连接。

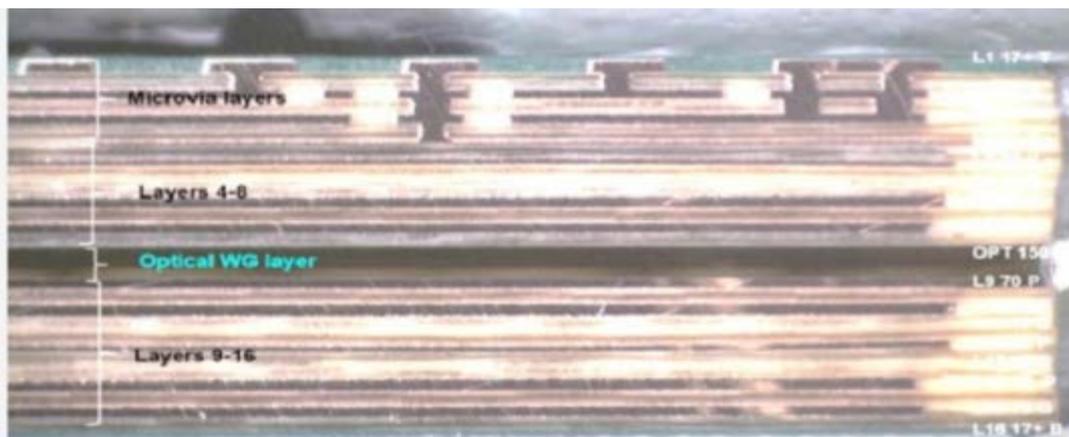


如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习



3, 光波导代替 PCB 走线, 把高速走线用光波导材质, 和普通的 PCB 走线进行混压。



4, 继续挑战 PCB 传输, 研发更好的板材: 更低 DF 损耗, 更低粗糙度的铜箔, 或者干脆换一种比铜更低电阻率的材料, 然后更短的通道走线。

本期针对这篇猜想性质的文章也问一个猜想性质的问题吧, 那么你来设计 112G 系统的话, 你更偏向用以上的哪种方法来实现, 或者有其他更好的方法也可以提(猜)。

### 【关于一博】

一博科技成立于 2003 年 3 月, 专注于高速 PCB 设计、PCB 制板、SMT 焊接加工和供应链服务。我司在中国、美国、日本设立研发机构, 全球研发工程师 600 余人。

一博旗下 PCB 板厂位于深圳松岗, 采用来自日本、德国等一流加工设备, TPS 精益生产管理以及品质管控体系的引入, 致力为广大客户提供高品质、高多层的制板服务。

一博旗下 PCBA 总厂位于深圳, 并在上海、成都设立分厂, 厂房面积 15000 平米, 现有 20 条 SMT 产线, 配备全新进口富士 XPF、NXT3、AIMEX III、全自动锡膏印刷机、十温区回流炉、波峰焊等高端设备, 并配有 AOI、XRAY、SPI、智能首件测试仪、全自动分板机、BGA 返修台、三防漆等设备, 专注研发打样、中小批量的 SMT 贴片、组装等服务。作为国内 SMT 快件厂商, 48 小时准交率超过 95%。常备一万余种 YAGEO、MURATA、AVX、KEMET 等全系列阻容以及常用电感、磁珠、连接器、晶振、二三极管, 源自原厂或一级代理, 现货在库, 并提供全 BOM 元器件供应。

### 如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码, 开始学习



## 【关于高速先生】

高速先生由深圳市一博科技有限公司 R&D 技术研究部创办，用浅显易懂的方式讲述高速设计，成立至今保持每周发布两篇原创技术文章，已和大家分享了百余篇呕心沥血之作，深受业内专业人士欢迎，是中国高速电路第一自媒体品牌。



扫一扫，即可关注

Edadoc  
Your best partner  
一博科技

### 如何关注

- 1、搜索微信号“高速先生”
- 2、扫描右侧二维码，开始学习

